

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-288255
 (43)Date of publication of application : 19.10.1999

(51)Int.CI.

G09G 3/36
 G02F 1/133
 G02F 1/133
 G02F 1/133
 G09G 3/20
 H04N 5/66

(21)Application number : 10-093292

(71)Applicant : HITACHI LTD

(22)Date of filing : 06.04.1998

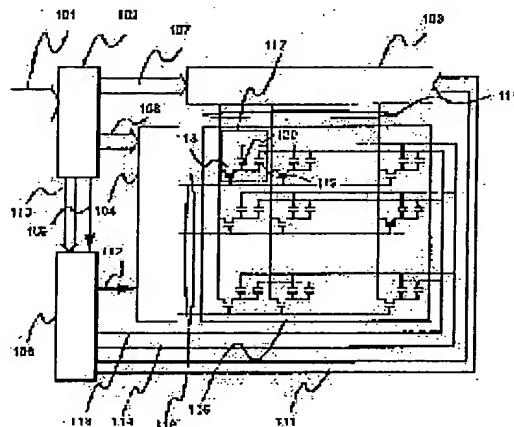
(72)Inventor : FURUHASHI TSUTOMU
 KUDO YASUYUKI
 MANBA NORIO
 KURIHARA HIROSHI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the degradation of the picture quality due to distortion of a counter electrode voltage dependent upon display data.

SOLUTION: The total of display data values in every line is detected to determine a correction quantity by an interface circuit 102, and a correction voltage value is added to or subtracted from the counter electrode voltage value applied to a counter electrode in accordance with the detected correction quantity by a power supply circuit 106. Thus, the degradation of the picture quality due to voltage distortion of the counter electrode voltage dependent upon display data and a compensation voltage is improved.



Copyright (C); 1998,2003 Japan Patent Office

示データ並びに同期信号はインタフェース回路202に入力する。インタフェース回路202では、信号運動回路203に対して制御信号207を、走査運動回路204に対して制御信号208を、電源回路206に対して液晶交流信号209を生成し、出力する。

【0013】信号運動回路203では、制御信号207で伝送される信号データ並びに同期信号を用いて、一水平ラインの表示データを取り込み格わると、取り込んだ一水平ラインの表示データに対する信号を信号線210へ。

【0021】この一水平ラインの信号を印加すると、この一水平期間中に選択電圧を印加する。この一水平期間中に出力される電圧は、走査線G1に選択電圧Vg1が印加されると、TFT21.7が「オン」状態となり、信号線21.4で伝送する階調電圧Vg0が印加されると、信号線21.3は、次の水平ラインの表示データを順次取り込む動作を並行に行う。したがって、インタフェース回路202から出力する表示データに対応する全員電圧は、次の水平期間中に液晶パネル205に印加されることになる。

【0014】このような動作を信号運動回路203は繰り返し行い、フレーム毎、つまり一画面分の表示データに対応した階調電圧を液晶パネル205に出力する。

【0015】ここで、信号運動回路203の出力する階調電圧は、階調電圧基準信号2.1を基準として生成される。一例として、階調電圧レベルがVcomPと正極性なので、液晶用の電圧から白表示用の電圧までの、複数レベルの電圧が伝送される。

【0016】次に、走査運動回路204では、制御信号208に同期して第1ラインから順次走査線21.5に選択電圧を印加する。この際、各画素部21.6のTFT21.7は、選択電圧が印加されると選択状態になり、信号線21.4から伝送される階調電圧を、液晶21.8並びに補償電圧21.9に印加する。そして、液晶21.8並びに補償電圧21.9は、走査線21.5に非選択電圧が印加されると次に選択状態となるまで、印加された電圧を保持する。

【0017】この様に液晶ディスプレイでは、ライン順次に走査する制御を行い、液晶21.8に印加した電圧の逆極性の電圧を印加する、フレーム毎の交流化を行う。

【0025】ここで、対向電圧21.2の電圧レベルを一定とした場合には、交流化運動を行ために、階調電圧Vdの2倍のダイナミックレンジを有する信号運動回路が必要になるが、図3に示したように対向電圧21.2の対向電圧Vcomを交流化することにより、その半分、すなわち、一方の極性の階調電圧が生成出来るダイナミックレンジを信号運動回路を用いることができる。

【0018】ここで、図17において、G1とは、信号線21.4のうち、第1ラインを駆動する走査線の駆動波形であり、Vgionは選択電圧レベルを示し、Vgofは非選択電圧レベルを示している。同様にG2は、第2ラインを駆動する走査線の駆動波形である。正極性波形であり、Vcomは正極性電圧レベルであり、VcomPは負極性電圧レベルである。Vdとは、信号線21.4のうちの一つの信号線の階調電圧を示しておらず、対向電圧電圧Vcomに対して、負極性側にある場合、画素21.7には、負極性的電圧が印加され、正極性側にある場合、画素21.7には、正極性的電圧が印加され、正極性側の大きさを、当該水平ラインの補正値として

9 のエリアの中間電圧に対して、印加度が上昇する現象を示す。

【0027】また、図18(b)に示すように、中間電圧を画面全体に表示し、中央部に白色矩型を表示した場合の例であり、白色矩型の左右表示エリアの中間電圧が、それ以外のエリアの中間電圧に対して、印加度が低下する現象を示す。

【0028】この現象の要因を図19、20を用いて説明する。

【0029】図19は、走査ラインG1が選択するライン上の各画素に印加される電圧が正極性の場合の走査路を示しており、対向電圧21.2並びに補償電圧21.3は各画素共通であることから、全ての画素部からこの電流が、対向電圧21.3に印加される電流を示している。

【0030】また、図20において、CL1は水平同期信号であり、一水平期間に一回の割合で有効になり、一水平ライン分の階調表示データを階調電圧に変換して出力するタイミング信号となる。Mは液晶交流化信号であり、駆動回路20.6は、液晶交流化信号が「ロウ」レベル時、対向電圧Vcomを負極性とし、ハイレベル時、対向電圧Vcomを正極性とする制御を行う。

【0031】Vdは、図3(a)のD1aに応応する信号線上の階調電圧波形を、簡略化(ライン数を削除して記載)して記載したものであり、Vd1bは、図3(a)のD1bに対する信号線上の階調電圧波形を、簡略化(ライン数を削除して記載)して記載したものである。

【0032】また、図20の対向電圧Vcomに關して、実線(VcomA)は、記載の電源回路20.6の出力端の対向電圧21.2の波形であり、波線(VcomB)は、波形パネル20.5内部の対向電圧Vcomの波形である。

【0033】さて、図19において、対向電圧21.2並びに補償電圧21.3は各画素共通であることから、全ての画素部からの電流が、対向電圧21.2並びに補償電圧21.3の低抵抗(回路)により対向電圧や補償電圧に結合される電圧が選択電圧であった期間に接続し、接続した走査電極を印加し、選択した走査電極から供給された走査電圧に対する実効電圧を、接続した走査電極に供給される電圧が選択電圧から非選択電圧に変化した時に保持し、保持した電圧に応じた電圧を生成する。

【0034】この電圧が各画素の階調電圧Vd1c等の負荷により走査電極や補償電圧に電圧が発生する。

【0035】さて、図19において、対向電圧21.2並びに補償電圧21.3は各画素共通であることから、全ての画素部からの電流が、対向電圧21.2並びに補償電圧21.3の低抵抗(回路)により対向電圧や補償電圧に結合される電圧が選択電圧であった期間に接続し、接続した走査電極を印加し、選択した走査電極から供給された走査電圧に対する実効電圧を、接続した走査電極に供給される電圧が選択電圧から非選択電圧に変化した時に保持し、保持した電圧に応じた電圧を生成する。

して印加される対向電極圧の挿装量にはほぼ対応するアナログ電圧値が、入力される補正データの値に対しても、デジタル／アナログ変換回路 801、802 から生産されるように、デジタル／アナログ変換回路 801、

【0075】ここで、1ラインの走査期間において、走査ライン中の画素に印加される階調電圧のトーチルと、当該走査期間中の対向電極電圧の電圧至み量の関係を図5に示す。

【0076】図示するように、実際には、走査ライン中の画素に印加される階調電圧のトーチルの増加に伴い電圧至み量も増加する。画素に印加される階調電圧のトータルは、走査ライン中の全ての画素データの全ビット量を考慮することにより求めることができます。

17. 出し、上位2ビットが「(1, 1)」であれば、データ送信出回路2002にペルスを出力し、上位2ビットが「(1, 0)」であれば、データ量検出回路2003にペルスを出力し、上位2ビットが「(0, 0)」であれば、データ量検出回路2004にペルスを出力する。
【0034】各データ量検出回路2002、2003、2004内のカウンタ2005は、データ2001から送られたペルスをDCLKに同期してカウントし、カウンタ値をSYNCHに同期してラッチ2006に送る。

最終回路 1001、1002 の出力する補正電圧であり、1005 は、アナログ計算回路であり、1006 は、アナログ演算回路である。また、1007、1008 は、各々アナログ計算回路 1005、アナログ演算回路 1006 の出力する電圧である。そして、1009、1010 は露出電圧を生成する低抵抗群であり、1011 は、抵抗群 1009 で分離された露點電圧を転送する電圧群であり、1012 は、抵抗群 1010 で分離された露圧群である。また、1013 は、階調電圧を転送する電圧群である。

[0077] しかし、色表示データの全てのビット値を考慮することは、必要とする回路規模の増大を招くために、以上の実施形態では、赤色表示データ RD7:0 のうち最も上位ビット RD7、緑色表示データ GD7:0 のうち最も上位ビット GD7、背景表示データ BD7:0 のうち最も上位ビット BD7だけに着目して、近似的に、走査ライン中の画素に印加される階調電圧のトータルを求め、これに応じた補正電圧を生成した。しかし、これは、各色表示データの全てのビット値を考慮して、走査ライン中の画素に印加される階調電圧のトータルを求める、これに応じた補正電圧を生成するようにしてよい。

【100.9.4】図9において、前記第1実施形態で説明した補正データ量生成回路から入力された補正信号データは、デジタル／アナログ変換回路1001、1002でアナログ電圧に変換され、補正電圧として出力される。デジタル／アナログ変換回路1001で生成された補正電圧はアナログ加算回路1005で、基礎電圧に加算され、デジタル／アナログ変換回路1002で生成された補正電圧はアナログ減算回路1006で、基礎電圧から減算される。ここで、基礎電圧は、アナログ電圧から算出される。

[00701] 電圧選択回路 8.1.4 は、添島文化信号 1.0 5.6 段階を 3 分割、4 分割等して、各分割領域に重み付けて補正値データを決定しても、同様の効果が得られる。

[00702] データの数に応じた電圧レベル分、大きくした電圧レベルとなる。

[00703] [00704] 9'、M' の極性に応じて、正極性の対向電圧電圧を対向電圧に印加する場合にはアナログ加算回路 8.1.0 の出力 30 0.0801 図 5において、20001はデータ収集出回路であり、20002、20003、20004はデータ収集出回路であり、各データ収集出回路 200.02、200.03、200.04 は、カウント 200.05、ランチ 200.06 で構成される。200.07 は 2/3 位回路であり、200.08 は 1/3 位回路である。これらは赤色表示データに対応する部分

[00705] 9'、M' の極性に応じて、正極性の対向電圧電圧を対向電圧に印加する場合には、負極性の対向電圧電圧を対向電圧に印加する場合にはアナログ加算回路 8.1.1 の出力を選択して、電圧増幅回路 8.1.6 に印加する。結果、図 4 の tH3 時間や tH4 時間によう、当該期間に走査するラインに大きな階躍電圧を印加する。また、階躍電圧を印加する際には、黒色表示データ (たとえば、黒色表示データ) が多い期間

ア加算回路1005、アノログ加算回路1006で加算され、電圧分圧用の抵抗群1009から出力された電圧は、電圧分圧用の抵抗群1009で分割され正極性の階調電圧基本信号となり、アナログ減算回路1006から出力された電圧は、電圧分圧用の抵抗群1010で分割され、負極性の階調電圧基本信号となる。

【0097】電圧選択回路1013は、液晶文化信号109Mの極性に応じて、正極性の階調電圧を用いる期間（負極性の対向階調電圧が用いられる期間）には

色表示データ、緑色表示データに対するもので駆けられる。
 [0081] また、図5において、2009は加算回路
 である。

[0082] さて、デコーダ2001は、各色表示データの直に対応つけた直み付けデータを、色表示データの直に直み付けデータに応じてコードする。ここで、各色表示データの直と直み付けデータの対応は、図6に示すように、各色表示データの階調No. 2 5 6から1 9 3の直み付けデータは階調No. 2 5 6から1 9 3の直み付けデータは「3」、階調No. 1 9 2から1 2 9の直み付けデータは2、階調No. 1 2 8から6 5の直み付けデータは「1」、階調No. 6 4から1の直み付けデータは「0」としている。

[0083] 具体的には、デコーダ2001は、赤色表示データの直に接続した回路の第1実験形態について説明する。[0074] 以上、本実験の第1実験形態について説明

[0071] したがって、当該期間にわたるラインに大きな階調電圧を印加される画面（たとえば、黒色表示データ）が多いために、液晶パネル110内部の反射電極がVcomDの端子に△Vcomだけ、反射電極がVcomSを一定もしくはほぼ一定とすることはできる。

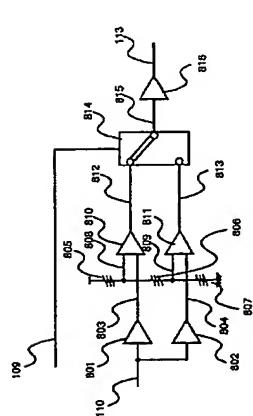
[0072] このため、本実験形態によれば、画質劣化を低減し、高品質表示を実現することができる。

止動回路1.01を介して、階調電圧基準信号を遮断し、直線形階調回路群1.1-1として、信号1.1-3は、電流変換信号1.09' M'の極性に応じて、負極性の階調電圧を用いる期間（正極性の方向電圧基準信号を選択する期間）には負極性の階調電圧基準信号を選択し、電流変換回路群1.01を介して、階調電圧回路群1.03に突出する。また、電圧選択回路群1.01-1として、信号1.09 91ここで、本実施形態によつて、液晶に印加される正向電圧と階調電圧を図1.0に示す。

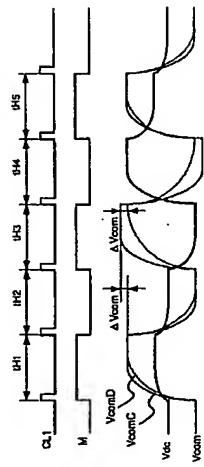
卷之三

30 母、Mは後品爻流化儀号である。また、Vde注、tH

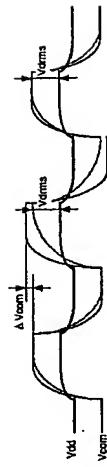
[図3]



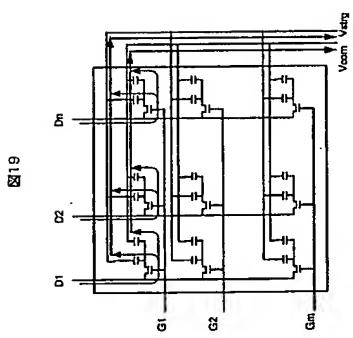
[図4]



[図6]



191



19

图71



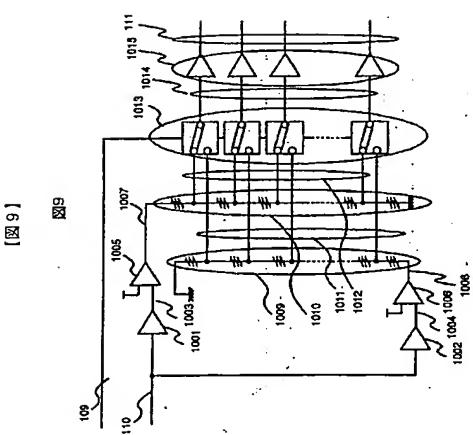
802

81

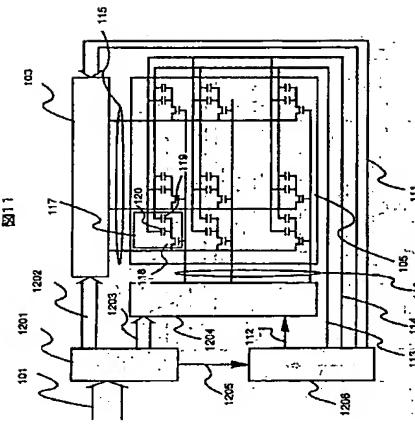
四

15

(17)

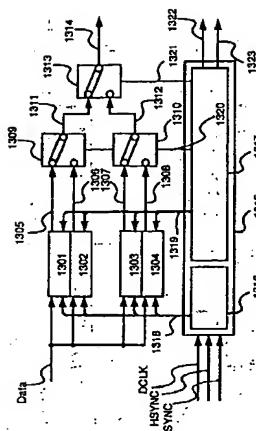
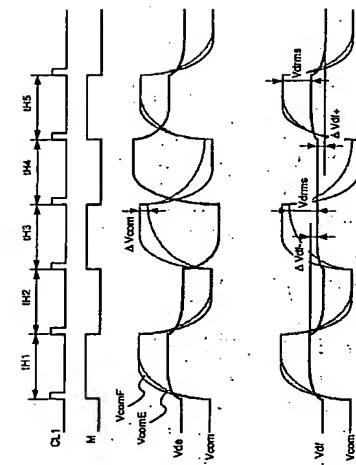


11



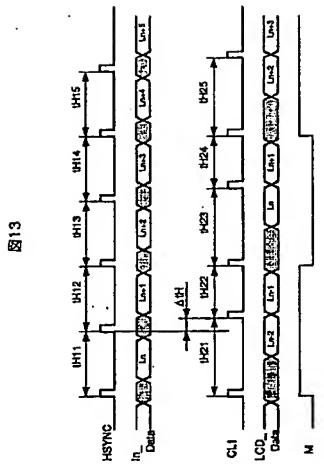
11

101

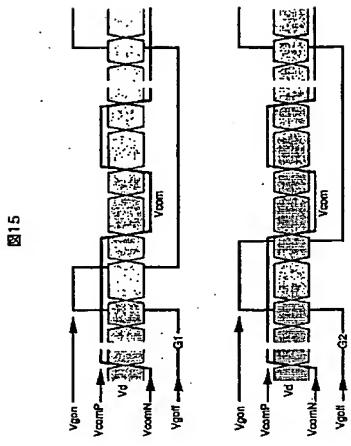


12

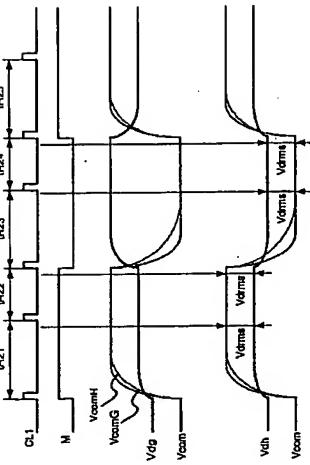
[図1.3]



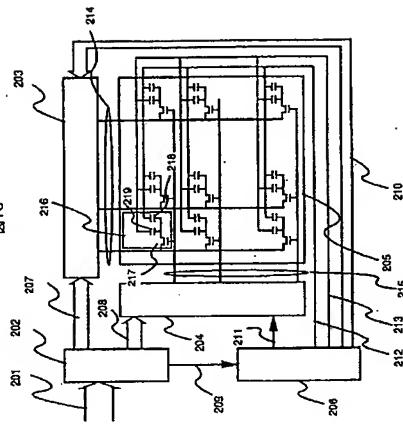
[図1.5]



[図1.4]



[図1.6]



[図17]

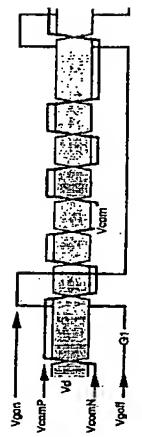
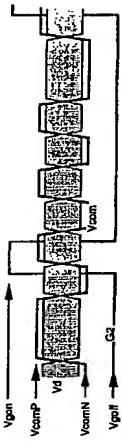
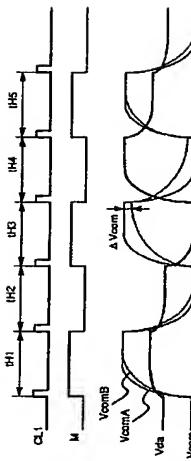


図17



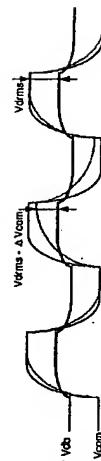
[図17]

図17



[図20]

図20



フロントページの焼き

(5) Int. Cl. 6 F 1
H 04 N 5/66 1 0 2
H 04 N 5/66 1 0 2 B

(7) 発明者 栗原 博司
千葉県茂原市早野2300番地 株式会社日立
製作所電子デバイス事業部内

THIS PAGE BLANK (USPTO)